

К ВОПРОСУ СБРОСА ПРИЕМНОГО РЕГИСТРА

А. В. ТРИХАНОВ, П. П. ГРИГОРЬЕВ

(Представлена научным семинаром кафедры вычислительной техники)

В большинстве случаев цифро-аналогового преобразования необходимо, чтобы приемный регистр сохранял данный код до приема следующего. В частности, это необходимо при ступенчатой аппроксимации считываемых с магнитной ленты результатов работы аналого-цифрового преобразователя. При этом считываемые результаты (двоичные коды) фиксируются на регистре и с него поступают на вход цифро-аналогового преобразователя.

Указанному условию удовлетворяет регистр с парафазным занесением [1]. Один разряд такого регистра показан на рис. 1.

Сигналы установки триггера в единичное ($Y \ll 1 \gg$) и нулевое ($Y \ll 0 \gg$) состояния реализуются в соответствии с выражениями:

$$Y \ll 1 \gg = x_i \cdot P;$$

$$Y \ll 0 \gg = \bar{x}_i \cdot P,$$

где P — синхронизирующий сигнал,

x_i, \bar{x}_i — прямое и инверсное значения i -го разряда двоичного кода.

Если $x_i = 1$, то после действия сигнала P вырабатывается сигнал $Y \ll 1 \gg$, если $x_i = 0$, то $Y \ll 0 \gg$.

Реализация данной схемы на модулях «Урал-10» с учетом конкретного вида сигналов P и x_i , снимаемых с выходов усилителей воспроизведения, представлена на рис. 2.

На модулях Б₂, Б₄ собран триггер; модуль Д представляет собой два входных вентиля; модули Б₁ и Б₃ являются инверторами сигналов P и \bar{x}_i соот-

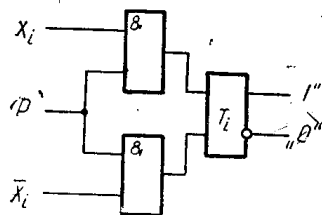


Рис. 1. Разряд регистра с парафазным занесением

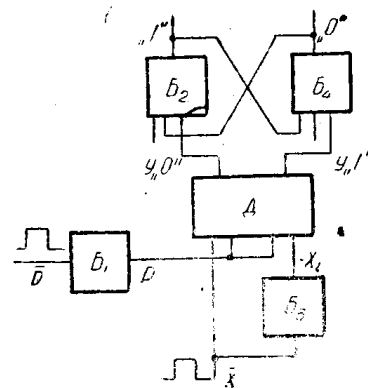


Рис. 2. Разряд регистра с парафазным занесением на модулях «Урал-10»

ответственно. В соответствии с нагрузочной способностью модуля Б инвертор для P (модуль Б₁) можно использовать для управления 2,5 модулями Д. Следовательно, на один разряд регистра для инвертирования

этого сигнала требуется 0,4 модулей Б. Если по сложности модуль Д считать эквивалентным модулю Б, то тогда на один разряд регистра необходимо 4,4 модуля.

Предлагается более экономичная схема регистра (рис. 3), использующая одновременную подачу сигналов \bar{P} и \bar{x}_i на модули Б, входящие в триггер. Вариант одновременной подачи отличается от подобных подач, которые указаны в [2, 3] тем, что в отличие от них сигналы начинаются одновременно, а заканчиваются в разное время. Раньше заканчивается сигнал сброса \bar{P} .

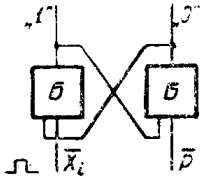


Рис. 3. Разряд регистра с одновременной подачей сигналов сброса и занесения

Во время действия сигналов разрываются связи триггера, обе его половины оказываются в единичном состоянии. После окончания сигнала сброса восстанавливаются связи и триггер оказывается в единичном состоянии под влиянием продолжающего действовать сигнала разряда.

Если во время действия сигнала сброса нет сигнала разряда, то триггер переводится в нулевое состояние.

С учетом указанного выше конкретного вида сигнала \bar{P} , следует использовать схему выработки сигнала \bar{P}_1 на основе \bar{P} , представленную на рис. 4.

Как видно, импульс P_1 формируется по началу сигнала \bar{P} , длительность импульса определяется емкостью конденсатора, навешиваемого к модулю Ж. Если считать, что по сложности этот модуль эквивалентен двум модулям Б, то с учетом того, что инвертор Б (рис. 4) может использоваться в пяти разрядах регистра, на один разряд регистра, кроме модулей триггера, требуется $\left(\frac{2}{n} + 0,2\right)$ моду-

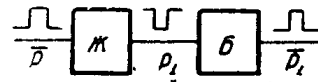


Рис. 4. Схема выработки сигнала сброса

ля Б с учетом модулей триггера — $2,2 + \frac{2}{n}$ модулей Б. Отношение η числа модулей Б для известной и предложенной схем регистра равно

$$\eta = \frac{2,2}{1,1 + \frac{1}{n}} = \frac{2,2n}{1,1n + 1}$$

При большом n единицей в знаменателе можно пренебречь и, следовательно, можно считать, что $\eta = 2$, т. е. предложенная схема при этом

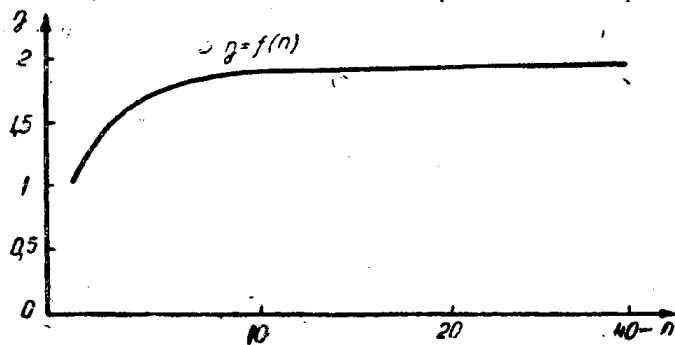


Рис. 5. Зависимость $\eta = f(n)$; η — отношение числа модулей для известной и предложенной схем, n — число разрядов в регистре

условии в 2 раза экономичнее известной. Для $n = 8$, представляющего интерес при работе с накопителем на магнитной ленте машины М-220 М, $\eta = 1,8$. Зависимость η от n приведена на рис. 5.

На рис. 6 приведены диаграммы работы предлагаемой схемы. Они учитывают взаимное смещение сигналов У «1» и У «0». При некоторых смещениях

На рис. 6 приведены диаграммы работы предлагаемой схемы. Они учитывают взаимное смещение сигналов У «1» и У «0». При некоторых смещениях

наблюдаются сбои в занесении в регистр. Как видно из диаграмм, при окончании сигнала У «1» до окончания сигнала У «0» считанный сигнал теряется. Чтобы свести такую возможность к минимуму, следует уменьшать до предела длительность сигнала У «0» и расширять сигналы У «1». В необходимых случаях требуется задержка сигналов У «1».

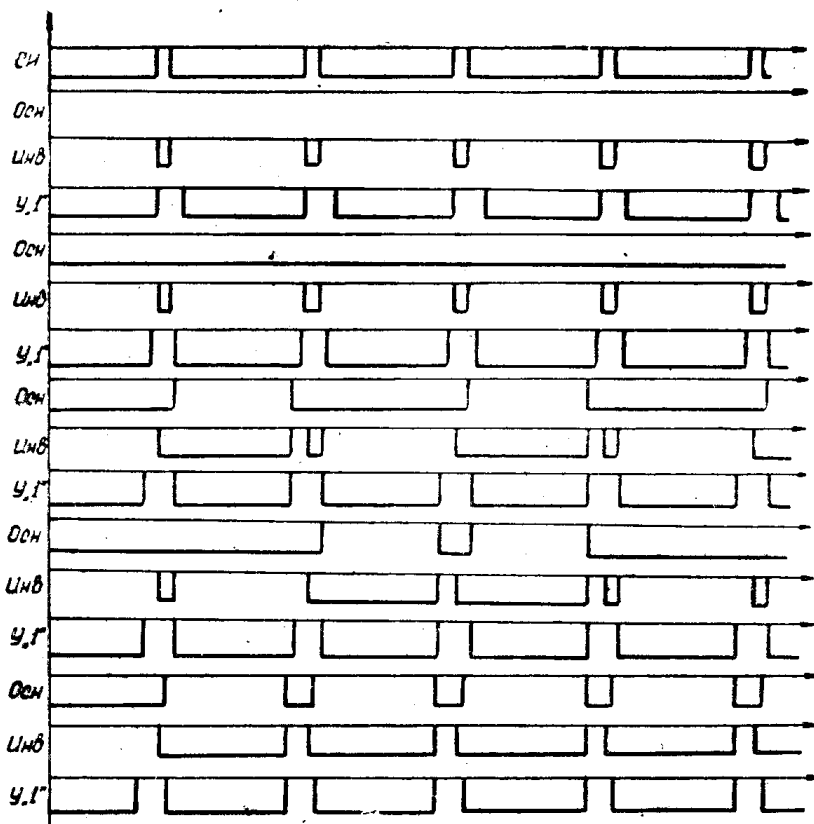


Рис. 6. Диаграммы работы схемы

ЛИТЕРАТУРА

1. Б. В. Анисимов, В. Н. Четвериков. Основы теории и проектирования цифровых вычислительных машин. М., «Машиностроение», 1970.
2. Б. М. Коган, М. М. Каневский. Цифровые вычислительные машины и системы. М., «Энергия», 1970.
3. А. Г. Шигин. Цифровые вычислительные машины (элементы и узлы). М., «Энергия», 1971.