

ОСОБЕННОСТИ РАБОТЫ С OLED ДИСПЛЕЕМ МАКЕТА M1AFS1

Рубцов И.Н., Зоев И.В., Прокопюк С.Ю.

Мальчуков А.Н.

Томский политехнический университет

rub-off@ya.ru

Введение

При реализации устройства вывода на OLED дисплей макета M1AFS необходима реализация протокола передачи I2C для вывода изображения на экран. Однако, в САПР Libero SOC есть бесплатные блоки, называемые IP Core. Core I2C – блок реализовывает работу протокола I2C. Взаимодействие с самим IP Core происходит при помощи встроенной с САПР шины APB.

Кроме того, документация не раскрывает всех особенностей работы с дисплеем без использования ядра микроконтроллера.

APB BUS

APB BUS – шина взаимодействия различных IP Core с микроконтроллером Cortex M1 по принципу master – slave[1]. Однако, есть возможность взаимодействия без микроконтроллеров, при помощи HDL.

APB шина имеет следующие входы и выходы: PADDR – адрес внутренних регистров подчиненных устройств.

PSEL – выбор подчиненного устройства подключенного к шине APB. PSEL не является адресом подчиненного устройства. Выбор происходит кодом 1 из n.

PENABLE – стробящий сигнал.

PWRITE – сигнал чтения или записи. Высокий уровень сигнала означает запись, низкий чтение.

PWDATA – данные записи в подчиненное устройство.

PRDATA – данные чтения с подчиненного устройства.

Цикл записи и чтения указан на рисунке 1.

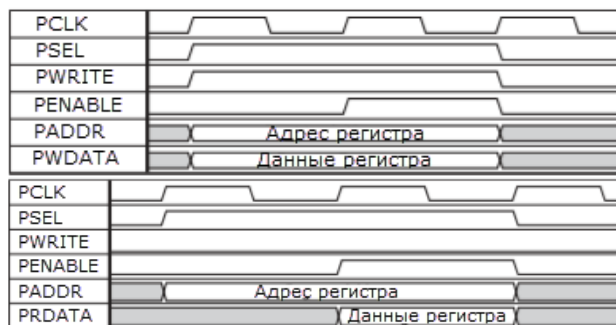


Рисунок 1. Цикл записи и чтения данных

Для того чтобы отправить данные на внутренний регистр подчиненного устройства нужно:

- Установить высокий уровень на вход PSEL.
- Установить высокий уровень на вход PWRITE
- Установить значения адреса регистра PADDR
- Установить данные регистра на входе PWDATA
- Выждать такт
- Установить высокий уровень на входе PENABLE
- На следующем такте все значения сбрасываются.

Для того чтобы принять данные с подчиненного устройства необходимо:

- Установить высокий уровень на вход PSEL.

- Установить низкий уровень на вход PWRITE
- Установить значения адреса регистра PADDR
- Выждать такт
- Установить высокий уровень на входе PENABLE
- Считать данные с входа PRDATA

CoreI2C

- CoreI2C содержит 8 битные регистры, при помощи которых происходит общение с IPcore.

- Типы регистров Core I2C:

CTRL – Регистр управления. используется для конфигурации каждого канала I2C.

STAT – Регистр состояния. Используется для чтения текущего состояния конкретного канала I2C.

DATA – Регистр данных. Используется для чтения и записи с данных.

Алгоритм для передачи данных:

1. Устанавливаются биты ens1 и sta в CTRL.
2. Core I2C передает условие старта протокола I2C. Затем, генерируется прерывание на выходе INT устанавливается высокий уровень сигнала.
3. Сбрасывается бит sta в CTRL.
4. В DATA записывается 7 адреса подчиненного устройства и 0 означающий передачу с ведущего устройства.
5. Сбрасывается флаг прерывания в CTRL.
6. После передачи данных устанавливается высокий уровень на выходе INT.
7. В DATA записываются передаваемые данные. Затем идет переход на шаг 5.

Передача данных контроллеру дисплея

Контроллер дисплея OLED подключен к чипу FPGA по интерфейсу I2C. Передача данных может быть произведена в двух разных режимах. Первый из них представлен на рис. 3., а второй на рис. 4.

Первый режим передает данные в формате control byte + data byte, называемый word. Control byte несет в себе информацию о data byte(данные/команда). В таком режиме данные и команды могут чередоваться при передаче.

Во втором режиме control byte передается однократно и жестко задает содержимое data byte. Затем следует последовательность из data byte.

Для смены типа передаваемой информации

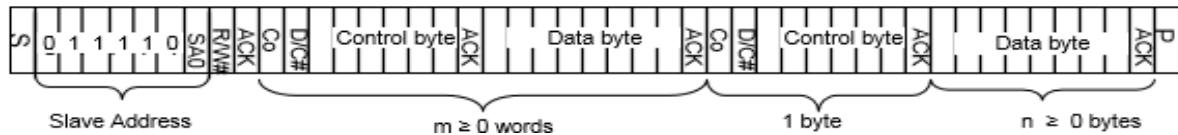


Рисунок 2. Смещенный режим работы

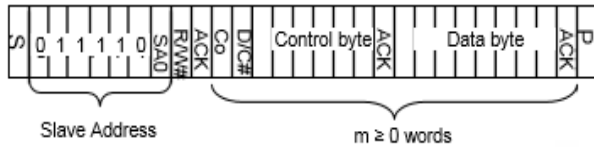


Рисунок 3. Первый режим работы

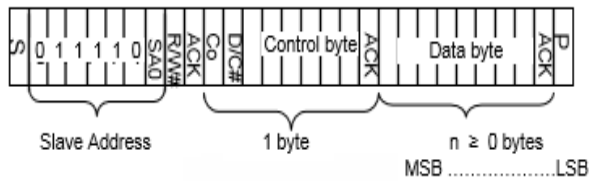


Рисунок 4. Второй режим работы

Выбор режима определяется битом C_0 в control byte. Если в C_0 установлена 1 тогда передача происходит в первом режиме. Если же 0 передача будет происходить во втором режиме. Кроме того, возможно сочетание двух режимов [2] (рис. 2). S – условие начала передачи I2C. Slave Address – адрес починенного устройства I2C. Формат Slave address для дисплея: 0 1 1 1 1 0 SA0 – любое значение, т.к. в дисплее зарезервировано два адреса. R/W режим передачи. 0 – запись, 1 чтение. Control byte – управляющий байт формата C_0 D/C 0 0 0 0 0. C_0 – бит продолжения. D/C – бит выбора передачи данных/команды. Data byte – байт данных или команд. ACK – бит подтверждения. Генерируется принимающим устройством. Активный уровень сигнала – низкий. P – Условия завершения передачи.

Адресация в DDRAM

Общая структура организации памяти дисплея представлена на рис. (5)

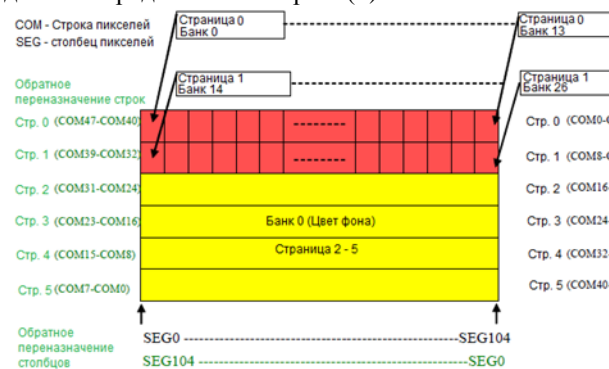


Рисунок 5. Структура организации дисплея
Разрешение OLED экрана составляет 96x16, однако память DDRAM составляет 104x48[3]. Это позволяет не только, выводить 19 символов

размером 5x8 по 2 строки, но и обеспечить вертикальную и горизонтальную прокрутку. Адресация к DDRAM происходит при помощи страниц (команды B0-B5) и сегментов (столбцов). Номер сегмента задается командами - 00h-0Fh (младший полубайт), 10h-1Fh (старший полубайт). Вертикальная прокрутка происходит управлением строками пикселей, которые (команды- 40h-6Fh), будут находиться вверху дисплея.

Контроллер дисплея не имеет знакогенератор, что усложняет вывод текста. Каждая ячейки памяти, в зависимости от прокрутки, связана с пикселем дисплея. Для вывода одного символа ASCII, необходимо переслать 5 байт.

В зависимости от команды C_0/C_8 выбирается режим вертикального отображения. При C_0 соответствие строк и страниц будет прямое (странице 0 будут соответствовать строки 0-7). Однако тогда инвертируются значения положения страниц. Команда C_8 горизонтально отображает значения команды C_0 . Страницы в DDRAM начинается с 0, но отображение переданной информации будет перевернуто. Команды A0-A1 задают прямое и обратное переназначение столбцов (сегментов).

Страницы 0-1 имеют по 14 банков к каждому из которых можно задавать значение цвета. Страницы 3-5 работают в монохромном режиме, цвет фона задается для всех страниц.

Заключение

В работе представлены особенности взаимодействия, описание принципа работы дисплея OLED. При помощи данных пунктов можно взаимодействовать с экраном не используя микроконтроллер, что экономит ресурсы чипа FPGA и усилия разработчиков.

Список литературы

1. CoreAPB // Actel // http://www.actel.com/documents/CoreAPB_DS.pdf // (дата обращения: 20.10.2015)
2. CoreI2C // Actel // http://www.actel.com/ipdocs/CoreI2C_HB.pdf // (дата обращения: 20.10.2015)
3. Datasheet OLED SSD0300// CEC-MC // <http://www.cec-mc.ru/data/files/File/PDF/SSD0300-Revision%201.4.pdf> // (дата обращения: 20.10.2015)