

РАЗРАБОТКА СТРУКТУРНО-ФУНКЦИОНАЛЬНОЙ СХЕМЫ УСТРОЙСТВА ВЫВОДА ИНФОРМАЦИИ НА OLED ДИСПЛЕЙ МАКЕТА M1AFS-EMBEDDED-KIT

Прокопюк С.Ю., Зоев И.В.

А.Н. Мальчуков

Томский политехнический университет

Jedi4334@gmail.com

Введение

ПЛИС (программируемые логические интегральные схемы) – это электронный компонент, используемый для проектирования цифровых устройств. В отличие от обычных цифровых микросхем, логика работы ПЛИС не определяется при изготовлении, а задаётся посредством программирования (проектирования). Для этого используются отладочные среды, позволяющие задать желаемую структуру цифрового устройства в виде принципиальной электрической схемы или программы на специальных языках описания аппаратуры Verilog, VHDL, AHDL, что обеспечивает желаемую гибкость как при создании, так и при применении устройства [1]. Одна из таких матриц используется в макете M1AFS-EMBEDDED KIT.

Традиционно применяется подход разработки с использованием языков описания аппаратуры, однако компания-производитель макета M1AFS-EMBEDDED KIT, Microsemi, предпочитает применять подход с использованием микроконтроллера ядра Cortex [2]. Это вызывает ряд неудобств, так как помимо языка описания аппаратуры необходимо использовать язык Си для программирования микроконтроллера, что усложняет процедуру прошивки и разработки в целом.

Описание макета

Внешний вид макета с обозначением компонентов представлен на рисунке 1.

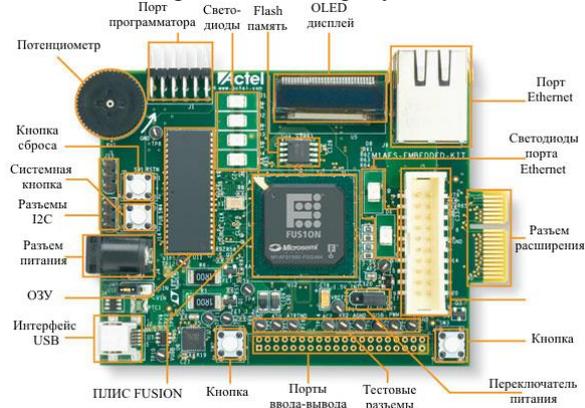


Рис.1. Внешний вид макета

Данный макет оснащен ПЛИС M1AFS1500-FGG484 с 1,5 миллионами логических вентиляей. Так же имеется внешний программатор для

прошивки макета с ПК при помощи mini-USB кабеля.

Характеристики макета[3]:

- 512 Кб COЗУ, 2 МБ SPI Flash-ПЗУ
 - 128 МБ ПЗУ
 - 10/100 Ethernet, USB-to-UART, I2C интерфейсы
 - Интегрированные схемы контроля напряжения, температуры, тока
 - OLED дисплей 96x16 точек
 - Динамически реконфигурируемая FLASH память
- Разработка ведется в среде Libero SoC на языках Verilog/VHDL.

Использование языка описания аппаратуры Verilog и блочно-ориентированного подхода проектирования

Наиболее простым способом разработки цифровых устройств на ПЛИС является использование визуального редактора САПР фирмы производителя для составления схемы устройства из условно-графических обозначений элементов и их связей (схемный ввод). Этот метод наиболее близок к традиционным методам проектирования малых (МИС) и средних интегральных схем (СИС) и позволяет получить наглядное представление схемы устройства. Однако при реализации крупных проектов только схемный ввод в основном не применяется ввиду громоздкости и сложности анализа готовой схемы. Поэтому чаще всего применяют блочно-ориентированный подход (Block-based design, BBD) для построения иерархии проекта [4].

В качестве основного языка программирования используется язык Verilog, позволяющий использовать блочно-ориентированный подход программирования. Это значит, что модули разбиваются на отдельные блоки, внутри которых содержится код на языке Verilog.

Преимуществом использования языка Verilog является удобство и простота написания программного кода и его последующей отладки. После создания блока и написания программного кода результат будет представлен в виде блока с входами и выходами, как показано на рисунке 3. [4]

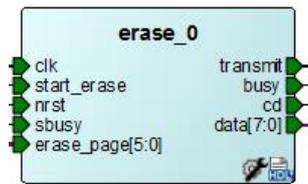


Рис.3. Внешний вид блока

Инициализация входов и выходов блока на языке Verilog удобней по сравнению с другими языками описания аппаратуры.

Описание Структурно-функциональной схемы

На рисунке 4 представлена структурно-функциональная схема устройства вывода информации на OLED дисплей макета M1AFS FUSION.

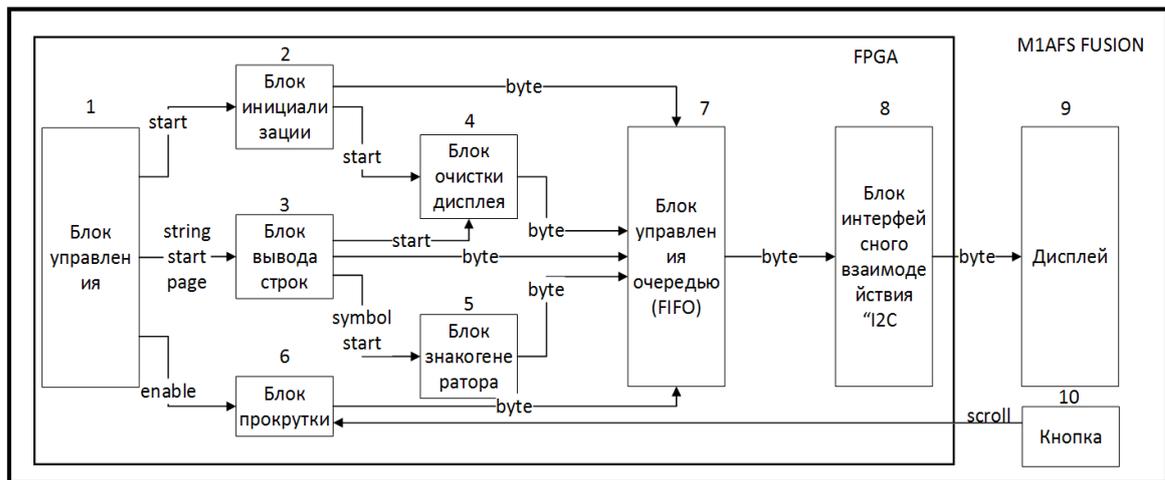


Рис.4. структурно-функциональная схема устройства вывода информации на OLED дисплей макета M1AFS FUSION.

Процедура вывода информации на дисплей выглядит следующим образом.

При начале работы устройства блок управления запускает (start) блок инициализации, после чего переходит в режим ожидания завершения его работы. В блок управления очередью из блока инициализации посылается последовательность байт (byte), необходимая для функционирования дисплея. Затем блок инициализации выдает сигнал запуска (start) и приводит в действие блок очистки дисплея. После завершения работы блока очистки дисплея блок инициализации выдает сигнал return блоку управления, который выходит из режима ожидания. Затем блок управления посылает сигнал для разрешения работы блока прокрутки (enable). После этого блок управления построчно отправляет на блок вывода строк последовательность символов (string), страницу, на которой они будут храниться (page) и сигнал start. Блок вывода строк изначально запускает блок очистки (start) для обнуления хранящейся строки в заданной странице. Принятую строку с блока управления блок вывода строк посимвольно (symbol) отправляет на знакогенератор. Знакогенератор из кода ASCII принятого символа формирует матрицу отображения символа на дисплее, которую побайтно посылает (byte) в блок управления очередью. Блок инициализации, блок вывода строк, прокрутки дисплея и очистки дисплея и знакогенератор отправляют данные в

блок управления очередь FIFO, которая посылает данные и управляющие сигналы через интерфейс I2C с блоком взаимодействия, посылает собранные данные на дисплей.

Заключение

Рассмотрен блочно-ориентированный подход проектирования. В работе представлена структурно-функциональная схема устройства вывода информации на дисплей макета M1AFS-EMBEDDED-KIT, так же было приведено ее описание

Список литературы

1. ПЛИС // Wikitix // URL: <http://plis.wikitix.ru/> (дата обращения: 15.10.2015)
2. User's Guide and Manuals Fusion Embedded kit // Microsemi // URL: <http://www.microsemi.com/products/fpga-soc/design-resources/dev-kits/fusion/fusion-embedded-development-kit#documents> (дата обращения: 15.10.2015)
3. Overview Fusion Embedded Development kit // Microsemi // URL: <http://www.microsemi.com/products/fpga-soc/design-resources/dev-kits/fusion/fusion-embedded-development-kit> (дата обращения: 15.10.2015)
4. О применении блочно-ориентированного подхода к разработке устройств на ПЛИС. // Вестник науки Сибири // URL: <http://sjs.tpu.ru/journal/article/view/78/132/> // (дата обращения: 15.10.2015)