

## ВОЗМОЖНОСТЬ ЭКСПЛУАТАЦИИ ПЛАТЫ NI ELVIS II НА БАЗЕ XILINX SPARTAN 3E В ПРОЦЕССЕ ОБУЧЕНИЯ БЕЗ ИСПОЛЬЗОВАНИЯ LABVIEW

Старшинов В.С.

Научный руководитель: Мальчуков А.Н.

Томский политехнический университет

E-mail: vss21@tpu.ru

### Введение

Программируемые логические интегральные схемы с каждым днем все больше вызывают интерес у разработчиков в связи с тем, что, в отличие от микроконтроллеров, не меняется суть подхода проектирования устройств на HDL и блоки проекта работают независимо друг от друга [1].

Перед каждым человеком, который программирует на ПЛИС, встает вопрос о выборе среды программирования. Существует несколько вариантов программирования: с помощью графической среды программирования LabView и с помощью языком описания аппаратуры VHDL/Verilog.

Переход с одного языка описания аппаратуры на другой приводит к плохой оптимизации функциональных особенностей блока, что приводит к потере логических ячеек и увеличению сложности понимания проекта. Общепринятой оценкой логической емкости ПЛИС являются эквивалентные логические вентили, которые содержатся на плате NI Elvis II.

Данная плата является универсальным решением, поскольку на нем можно проектировать цифровые, аналоговые устройства и дополнительную обвязку за счет имеющихся на ней макетных плат. Устройство может использоваться разработчиками цифровых устройств на ПЛИС, а также студентами на лабораторных работах по дисциплинам «Программирование на языках описания аппаратуры», «Электроника и схемотехника» и «Схемотехника ЭВМ» [1].

### Описание ядра XilinxSpartan 3E

ПЛИС - полупроводниковое устройство, конфигурацию которого можно изменять в любой момент времени при эксплуатации и используемое для создания цифровых интегральных схем. В отличие от обычных цифровых микросхем, работы ПЛИС в силу ее архитектуры задаётся посредством программирования (проектирования). Для программирования используются программатор (CPLD или микроконтроллер) и отладочная среда, позволяющие пользователю вносить изменения в логику работы в виде программ на специальных языках описания аппаратуры: - AHDL, VHDL, SystemVerilog [1,4].

Одним из главных компонентов платы NI Digital Electronics FPGA Board является ПЛИС

Xilinx Spartan-3E, которую можно запрограммировать в специальной среде разработки Xilinx ISE, а также средствами графического программирования LabView. Основной упор в данной статье будет обращен на Xilinx ISE.

Внешний вид чипа Xilinx Spartan 3E представлен на рис. 1.



Рис. 1. Чип XilinxSpartan 3E

Чип XilinxSpartan 3E содержит:

- 500 000 системных функций
- 10,476 эквивалентных логических ячеек
- 73 000 распределенных битов памяти (массивы статической памяти, хранящие таблицы истинности)
- 360 000 блочных битов памяти
- 20 выделенных мультиплексоров
- 4 блока тактовой частоты
- 158 максимально используемых I/O (входов/выходов)
- 65 максимально дифференцирующих I/O пар

Данное ядро активно используется при разработке ввиду высоких технических характеристик и относительно невысокой стоимости, а также благодаря поддержке почти всех версий среды разработки XilinxISE, о которых будет рассказано чуть позже [3,4].

### Описание платы NI Digital Electronics FPGA (Elvis II)

Новая плата является результатом совместного сотрудничества компаний NI и Xilinx, являющихся крупнейшими в мире производителями программного обеспечения измерительных систем и программируемых логических интегральных схем (ПЛИС).

Внешний вид платы NI Digital Electronics FPGA представлен на рис. 2.

NI Digital Electronics FPGA Board содержит шесть каналов для ввода аналоговых входных сигналов AI0 – AI5, а также 32 цифровые входные (выходные) линии общего пользования – GPIO31.

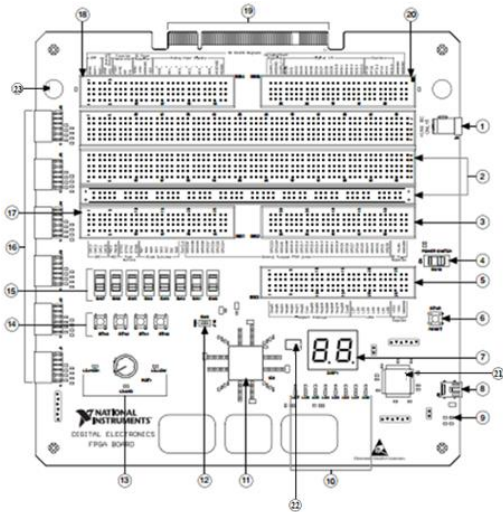


Рис. 2. Внешний вид платы NI Digital Electronics FPGA Board: 1– разъем питания (15B) ; 2–макетной платы для возможности создания дополнительной обвязки; 3– блок макетной платы BB2; 4– выключатель питания; 5– блок макетной платы BB3; 6– кнопка сброса; 7– семисегментные индикаторы; 8– USB-соединитель; 9– LD-G-светодиод; 10– светодиоды; 11– FPGA Xilinx Spartan 3E; 12– переключатель прошивки ПЛИС через ROM/JTAG ; 13– датчик угла поворота с кнопкой; 14– кнопки; 15– движковые переключатели; 16– 6 коннекторов типа PMOD (2x6); 17– блок макетной платы BB1; 18– блок макетной платы BB4; 19– (NI ELVIS)-соединитель; 20– блок макетной платы BB5; 21 – программатор; 22– кварцевый генератор 50МГц; 23– защита платы от статического электричества.

Описание сигналов, подаваемых на сигнальные зоны макетирования:

BB1 – зона макетирования для подключения к ЦАП, АЦП, кнопкам, движковым переключателям, внешнему синхросигналу и линиям общего назначения ПЛИС.

BB2 - зона макетирования для подключения к линиям общего назначения ПЛИС и источникам питания.

BB3 - зона макетирования для управления семисегментным индикатором на два знакоместа, светодиодами, подключения к источникам питания

BB4 - зона макетирования для подключения к сигналам NI ELVIS, включая аналоговые входные сигналы, аналоговые выходные сигналы, функциональные генераторы, источники питания, цифровые входные/выходные сигналы.

BB5 – зона макетирования для подключения к сигналам NI ELVIS, включая регулируемые источники питания, цифровые входные/выходные сигналы, выходные сигналы счётчиков, общие точки сигналов [1,2].

Плата NI Digital Electronics FPGA Board поддерживает два режима работы:

Автономный (обращение с помощью ПК к подразделу Автономный режим);

Режим NI Elvis – плата используется в качестве дополнительной макетной платы к рабочей станции NI Elvis (режим NI Elvis) [2].

### Средства разработки LabView и XilinxISE

Принципиальное отличие данных средств разработки заключается в том, что LabView использует графическую среду программирования (создание схемы на логических элементах), а в Xilinx ISE помимо схемы можно запрограммировать на языках описания аппаратуры VHDL /SystemVerilog /AHDL.

Преимущество программирования с помощью языков описания аппаратуры ощутимо, когда ПЛИС имеет около 10000 логических ячеек и программирование в графической среде просто вызывает неудобство ввиду сложности схемы. Кроме этого, при большом числе ошибок гораздо проще их обнаружить в коде, нежели в схеме.

Хотя при работе с ПЛИС каждый выбирает ту среду разработки, которая максимально ему удобнее, каждый из этих сред содержит свои преимущества и недостатки и для разных задач используются разные среды [5].

### Заключение

Для проектов на ПЛИС около 10000 логических ячеек гораздо удобнее использовать программный способ, нежели графический ввиду того, что проще локализовать и исправить ошибки. В работе представлено описание платы NI Digital Electronics FPGA Board с описанием сигнальных зон макетирования с сигналами, подаваемых на них. Также были описаны характеристики чипа платы XilinxSpartan 3E. Кроме всего прочего, были установлены основные отличия сред разработки LabViewи XilinxISE.

### Список использованных источников

1. Архитектура ПЛИС. [Электронный ресурс]. – URL: <http://marsohod.org/index.php/ourblog/11-blog/265-fpga> (Дата обращения 01.06.2016)
2. NI Digital Electronics FPGA Board User Manual. [Электронный ресурс]. – URL: [www.ni.com/pdf/manuals/372809b](http://www.ni.com/pdf/manuals/372809b) (Дата обращения 02.06.2016)
3. Xilinx Spartan-3E (XC3S500E) // Sparcfun. [Электронный ресурс]. – URL: <https://www.sparkfun.com/products/retired/11657> (Дата обращения 03.06.2016)
4. Multiple Domain-Optimized Platforms Spartan-3 Generation // Xilinx. [Электронный ресурс]. – URL: <http://www.xilinx.com/products/silicon-devices/fpga/spartan-3.html> (Дата обращения 04.06.2016)
5. Среда разработки приложений LabVIEW.[Электронный ресурс]. –URL: <http://russia.ni.com/labview> (Дата обращения 05.06.2016)